

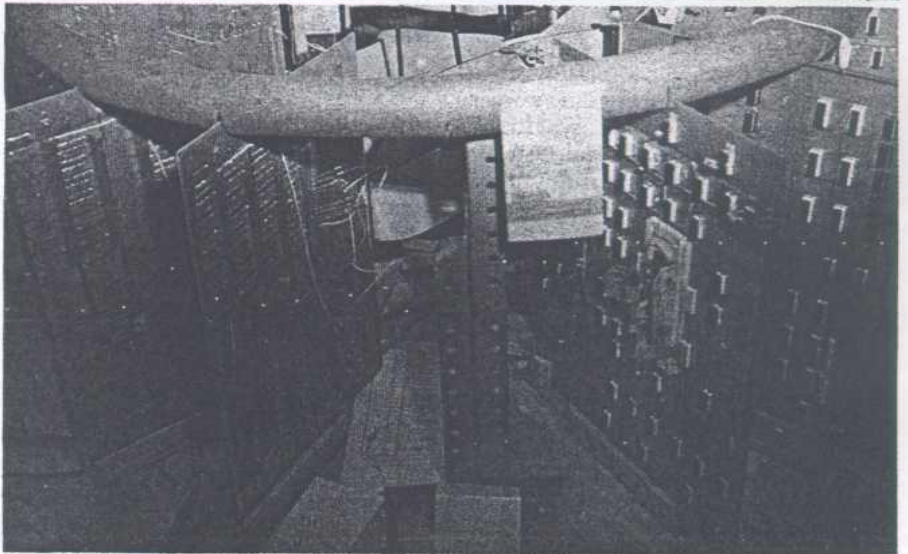
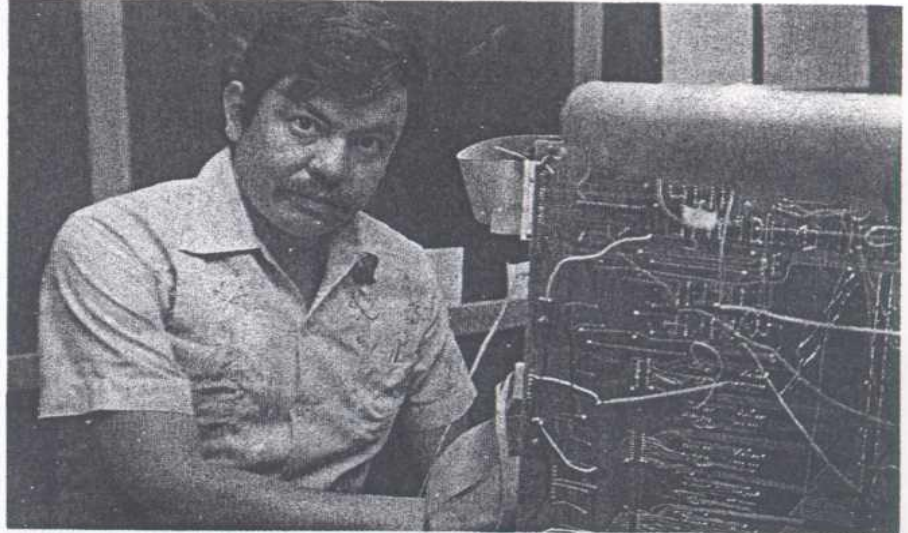
COMPUTADORA MEXICANA DE PROCESAMIENTO EN PARALELO

La primera computadora de procesamiento en paralelo que utiliza un lenguaje de alto nivel se construye actualmente en el Instituto de Investigaciones en Matemáticas Aplicadas y Sistemas de la UNAM. El proyecto, realizado por un grupo interdisciplinario de investigadores y becarios del IIMAS, bajo la dirección del doctor Adolfo Guzmán, tiene por objetivo construir una computadora de gran capacidad, con tecnología mexicana a un costo competitivo.

Esta computadora contiene una gran cantidad de microprocesadores. Si uno de ellos deja de funcionar, los otros continúan su tarea, por lo que esta máquina es altamente confiable. Está formada por varias unidades centrales de proceso (CPU), que puede aumentarse según los requerimientos del usuario, es decir, es expandible.

En esta computadora se han demostrado algunas teorías del "paralelismo", es decir, de la ejecución de un mismo programa por varios microprocesadores, que no se comunican entre sí. Los programas se ejecutan en paralelo, sin que el usuario dé una orden especial para ello, lo que simplifica su operación. En la computadora no existen estructuras jerárquicas entre los microprocesadores. Este concepto se denominó heterarquía, y fue

M.G.



M.G.

Arriba: La computadora construida, bajo la dirección de Adolfo Guzmán, en el Instituto de Investigaciones en Matemáticas Aplicadas y Sistemas de la UNAM es capaz de procesar en paralelo lenguajes de alto nivel, como Lisp, sin que el usuario dé una orden especial para ello.

Abajo: La computadora está compuesta por varios microprocesadores, cuyo número puede aumentarse según las necesidades del usuario.

probado con éxito en el IIMAS. Por estas características, la computadora diseñada en la UNAM se llama AHR, que son las iniciales de: Arquitecturas Heterárquicas Reconfigurables.

La AHR funciona con un lenguaje de alto nivel, llamado *Lisp*, que es un lenguaje tal que, al definir una función, es válido utilizar esa definición en la función misma. Además, se escogió este lenguaje

porque es capaz de manejar símbolos, elementos que no poseen valor numérico, y puede procesarse en paralelo.

La AHR posee dos tipos de procesadores: los de *Lisp*, que son varios y trabajan en paralelo, y el procesador de entrada y salida. Un procesador *Lisp* contiene un microprocesador con su memoria privada (*eprom* y *ram*), además de una memoria compartida *ram*. Los proce-

sadores de Lisp ejecutan las funciones primitivas del lenguaje de alto nivel (en este caso Lisp); cada uno tiene una memoria ram de especialización (RAME), que es una memoria de 256 posiciones de un bit. Cada posición corresponde a una función de Lisp.

El procesador de entrada y salida se encarga de la edición de programas, la carga y el arranque de los mismos. En este procesador corre un sistema operativo normal que maneja los teletipos, discos e impresoras.

La computadora AHR tiene tres memorias: la memoria pasiva, la de variables y la "parrilla". El programa por ejecutarse se encuentra en la parrilla, parcial o totalmente estructurado como un árbol de nodos con el número de descendientes inmediato limitado a cuatro. El desarrollo de algunas ramas está condicionado por el proceso mismo. Cada nodo representa una función de Lisp y cada "hijo" corresponde a argumentos que han de evaluarse antes de poder ejecutar la operación indicada por el "padre", de manera que sólo pueden evaluarse los nodos que en un momento dado son nodos terminales.

La memoria pasiva contiene programas, datos y resultados que no están en la parrilla. La construcción de la memoria pasiva es bastante densa: 128 kilobytes por tarjeta. La memoria de variables contiene los valores de las diferentes variables que se usan en un determinado momento en la ejecución de un programa. Como la ejecución de los programas se hace en paralelo, una misma variable puede tener varios valores simultáneamente.

El procesador de entrada y salida tiene acceso a las memorias de variables y pasiva por medio de una "ventana", pero no tiene acceso a la parrilla.

Cuando el usuario desea ejecutar su programa, lo carga en la memoria pasiva de la computadora mediante un disco. Al dar la orden de inicio, el procesador de entrada y salida da una señal que provoca la ejecución de un nodo inicial por algún procesador de Lisp. Como re-

sultado se copian otros nodos de la memoria pasiva en la parrilla. Finalmente, concluye la ejecución y queda en la parrilla el resultado que se depositará en la memoria pasiva. Un distribuidor administra el tránsito de nodos de la parrilla a los procesadores de Lisp y otro dispositivo llamado *FIFO* funciona como un pizarrón donde se inscriben los trabajos pendientes. Este avisa al distribuidor cuando ya no queda ninguno en la parrilla, mismo que interrumpe el procesador de entrada y salida y le indica dónde está la lista o átomo a imprimir como resultado.

Otro elemento importante de esta computadora son los árbitros. Existen tres árbitros en la ARH, que actúan independientemente para cada una de las memorias de la computadora. Un árbitro es un circuito que concede el acceso a la memoria cuando varios procesadores de Lisp requieren del uso compartido de ella. Si un procesador de Lisp pide acceso a la memoria de variables le concede acceso a ella. Pero si dos procesadores de Lisp piden acceso al mismo tiempo a la memoria de variables, el árbitro de esta memoria concede acceso a uno de ellos primero y luego al otro.

Esta función de arbitraje es necesaria porque dos procesadores no pueden usar el mismo canal de acceso a la memoria al mismo tiempo.

Cada procesador de Lisp tiene dos conexiones al árbitro, una para pedirle acceso a la memoria respectiva y otra por donde el árbitro le responde. El árbitro escoge siempre el procesador de más alta prioridad entre los que solicitan acceso a la memoria.

Las labores de los programas que residen en el procesador de entrada y salida son convertir un programa escrito en Lisp (entrada) en una representación adecuada para que pueda ejecutarse y copiarlo en la memoria pasiva; así como tomar un resultado de la memoria pasiva y transformarlo en una notación legible, que es el efecto inverso (salida).

La versión cero de esta computadora tendrá cinco microprocesadores; la próxima tendrá 64. Aunque esta computadora no tiene actualmente aplicaciones comerciales, se espera que pronto pueda fabricarse para su venta al consumidor. Asimismo se espera que el uso cotidiano de esta máquina conduzca a mejorar el diseño de su arquitectura, memorias o programas. □

UNIVERSIDAD AUTONOMA METROPOLITANA



SIMPOSIO INTERNACIONAL
SOBRE BIOLOGIA
DE ACTINOMICETOS

DEL 17 AL 19 DE AGOSTO, 1982

LUGAR

UNIDAD DE CONGRESOS DEL CENTRO VACACIONAL OAXTEPEC

OAXTEPEC, MORELOS

INFORMES.- TELEFONO: 6-76-79-00